



第2章 デジタル変調対応の 信号発生器の原理をおさらい

基本的な RF 測定器の常識 その1：信号発生器

小室 貴紀
Takanori Komuro

■ 測定では、いつでも、誰が使っても、 同じ状態が再現されることが大切

装置が正しく動作しているかを確認するのに、信号を入力して、その反応を観測することがあります。オーディオ機器を試験・調整する場合には、オーディオ周波数の信号を装置に入れて出てくる音を観測します。

この場合、試験用の入力信号は、再現性が高いことが重要です。毎回入力がばらばらでは、出力が変化してもそれが信号源のせいなのか、被測定物 (DUT: Device Under Test) のせいなのか区別が付きません。

つまり、客観的な観測を行うためには、いつでも、誰が使っても、同じ状態が再現される必要があります。

この状態を再現性が高いというのですが、測定用信号源の性能として、重視される項目の一つです。

音響装置を試験する場合、図1(左)のように毎回マイクロホンを通して自分の声を使ってテストすることは可能です。

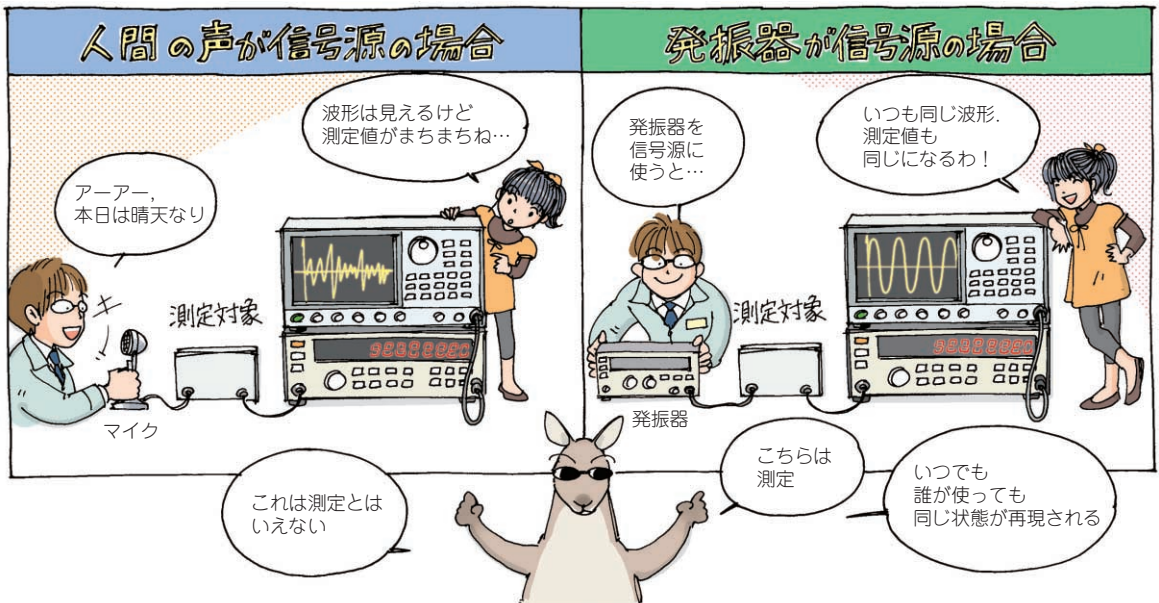
「テスト、テスト、ただいまマイクの試験中」
この程度の信号源でも、音が伝わるかどうかを試験するには十分です。しかし、多数のオーディオ機器に対して、どの周波数範囲の信号を再生できるかを試験するのであれば、信号源として人の声を使うのは、やはり不十分でしょう。

■ 任意の値に正確に設定でき、 かつ安定していること

そこで、人の声に代わる信号源の出番です。再現性が大切だと書きましたが、出力を「意図的に」変化させる、または希望どおりに設定する機能も必要です。

先に挙げた例では、音響装置の再生周波数の上限・下限を調べるには、周波数を自由に(正確には十分な分解能で)設定できなければなりません。「任意の値に正確に設定できて、なおかつ安定している」、これが測定用信号源に求められる基本的な性能です。

正弦波を発生する信号源の場合、出力の周波数と振



〈図1〉測定用の信号源はいつでも、誰が使っても、同じ状態が再現されることが必要

幅に対してこの「可変かつ安定」が求められます。

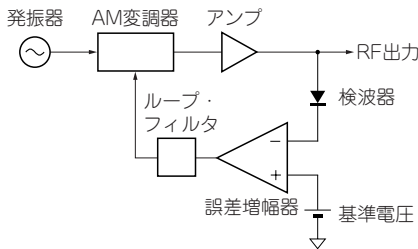
出力振幅の安定化

このうち、出力振幅の安定化は比較的容易に実現できます。図2のように発振器の出力をモニタしておき、それが一定になるように制御すればよいからです。

この場合、振幅のモニタに使うのは、完全に校正されたパワー・メータなどではなく、安定な検波器であれば十分です。

別のいい方をすれば、出力振幅の安定化とは、振幅変調成分を抑圧することです。多くのRF用の信号源は自在に振幅変調をかけることさえ可能ですから、それに比べると振幅の安定化は容易であると納得していただけるものと思います。

実際に信号源の出力振幅を安定化するには、信号源の出力端子までの経路にあるアッテネータや増幅器のゲインも安定化する必要があります。しかし、注意深く作れば、抵抗器を使ったアッテネータは十分な周波数範囲を持ちながら、安定した減衰量を持つものを実現できます。



〈図2〉出力振幅を安定化するALC回路 (Automatic Level Control) のブロック図

結局、安定したアッテネータや増幅器を組み合わせで切り替えることにより、安定性を保ったまま信号源の出力振幅を可変できます。

発振周波数の安定化と PLL

■ 水晶発振器

周波数が安定している発振器として、水晶発振器があります。安価な腕時計にも、水晶発振器が使われていて、十分安定に動作していることを考えると、高性能な水晶発振器が比較的容易に入手可能であることは理解していただけるものと思います。

適切に作られた水晶発振器であれば、発振周波数の温度係数は、もともと小さいものです。さらにそれを断熱材で包み、ヒータを使って温度制御することにより、水晶振動子の周囲温度を一定に保つことができるので、外気温の変動に対して、より安定な水晶発振器を作ることができます。

写真1は、ヒータによる温度制御機能を持つ水晶発振器で、実際にアジレント社の基準信号発生器に使われているものです。腕時計に使われている水晶発振器とは比べ物にならないほど大きくて重く、その重量は実測で253gありました。

このような高安定の発振器は、安定度は高いものの、発振周波数を自由に可変することができません。

■ VCO

周波数を可変できる発振器としては、LC発振器が代表的です。LCで決まる共振周波数と増幅器を組み

■ AWG の設計は DAC 以外も難しい

AWGの性能は、第1にはDACで決まります。

しかし、100 MHz以上の高速信号を扱うAWGでは、DACだけではなく、メモリ内の波形データを整然とDACに供給する部分の設計も重要です。

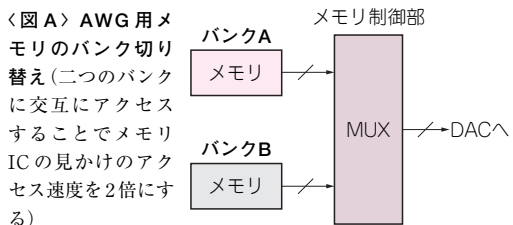
高速AWGでは、メモリが許容できる読み出し速度よりもDACのクロック周波数が高くなる傾向があり、図Aのように複数のメモリを順次読み出していく動作(バンク切り替え動作)が必要になります。

さらに、クロック周波数が2倍も変化することも想定して回路設計を行うことになりますから、このような高速デジタル回路の設計は一筋縄ではいきません。

さらにプリント基板上の配線も、電気長をそろえて、遅延のばらつきによるタイミング誤差が出ない

ように配慮する必要があります。

また、パソコン用に設計されたメモリは進歩が激しく、すぐに入手困難になります。これは回路設計上の困難とは性質が違っていますが、測定器の製品寿命はパソコンよりも長いので、測定器を生産し続けるには、大きな障害となります。



〈図A〉AWG用メモリのバンク切り替え(二つのバンクに交互にアクセスすることでメモリICの見かけのアクセス速度を2倍にする)