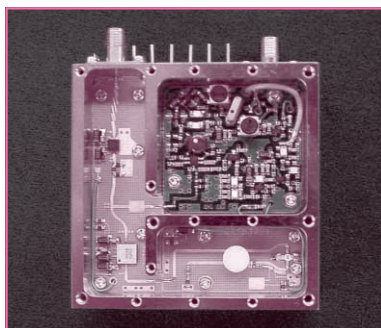




多値位相変調時代に求められる
信号源の構成とその性能を測る！

低位相雑音 PLL 周波数 シンセサイザの技術と実力

岡 聖吾
Seigo Oka

1 多値 QAM に必須の 低位相雑音信号源

ワイヤレス・コミュニケーションは今日、信号帯域幅が数MHzから1.5GHzへと広帯域・高速度化が進み、1ビット当たりの位相変化が 1° に満たない256QAMに代表される、多値位相・振幅変調等により実現されています。これらの被変調信号を誤りなく伝送するためには、位相ゆらぎがない、高い信号純度のマイクロ波信号源が必須となっています。

さらに、OFDMに代表されるマルチキャリア方式では、同一帯域内に数kHzごとにサブキャリアが存在し、個々のサブキャリアが直交関係を維持することで、誤りのない信号伝送を可能とします。この目的のために、キャリア近傍の100 Hz～数kHzオフセットで非常に低い位相ノイズ、具体的には -90 dBc/Hz程度の信号源が要求されるのです。

図1(次頁)は位相変調における1ビットの位相シフト量を表したものです。多値位相変調ほど位相シフト量が小さく、より正確な位相変調が必要であることがおわかりになると思います。つまり、8PSK, 64QAM, 128QAMまたは256QAMなどの高密度変調による信号伝送の可否は、信号源の信号純度に左右されます。換言すれば、とくにマイクロ波・ミリ波帯域では、装置の局部発振器の位相ノイズ・レベルが通信速度を決定しているともいえます。

2 PLL周波数シンセサイザの動作概要

Voltage Controlled Osc. Dielectric Resonator Osc.
VCO(電圧制御発振器)またはDRO(誘電体発振器)
を組み込んだPLL(位相同期ループ)マイクロ波発振
器の動作理論は、種々の文献・出版物に述べられてい
るので、ここでは実際的な動作概要を述べます。

負帰環回路として動作するPLLは、基準発振器の性能、すなわち位相雑音と周波数安定度を(理論値より)劣化させることなく、マイクロ波へ変換・^{ていばいい}通倍し、位相同期したマイクロ波を出力する機能をもっています。

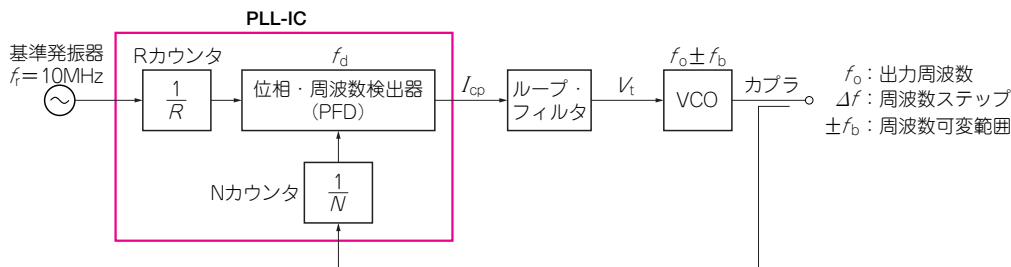
■ 2.1 単ループの PLL 周波数シンセサイザの構成

図2に単ループのPLLシンセサイザのブロック・ダイアグラムを示します。

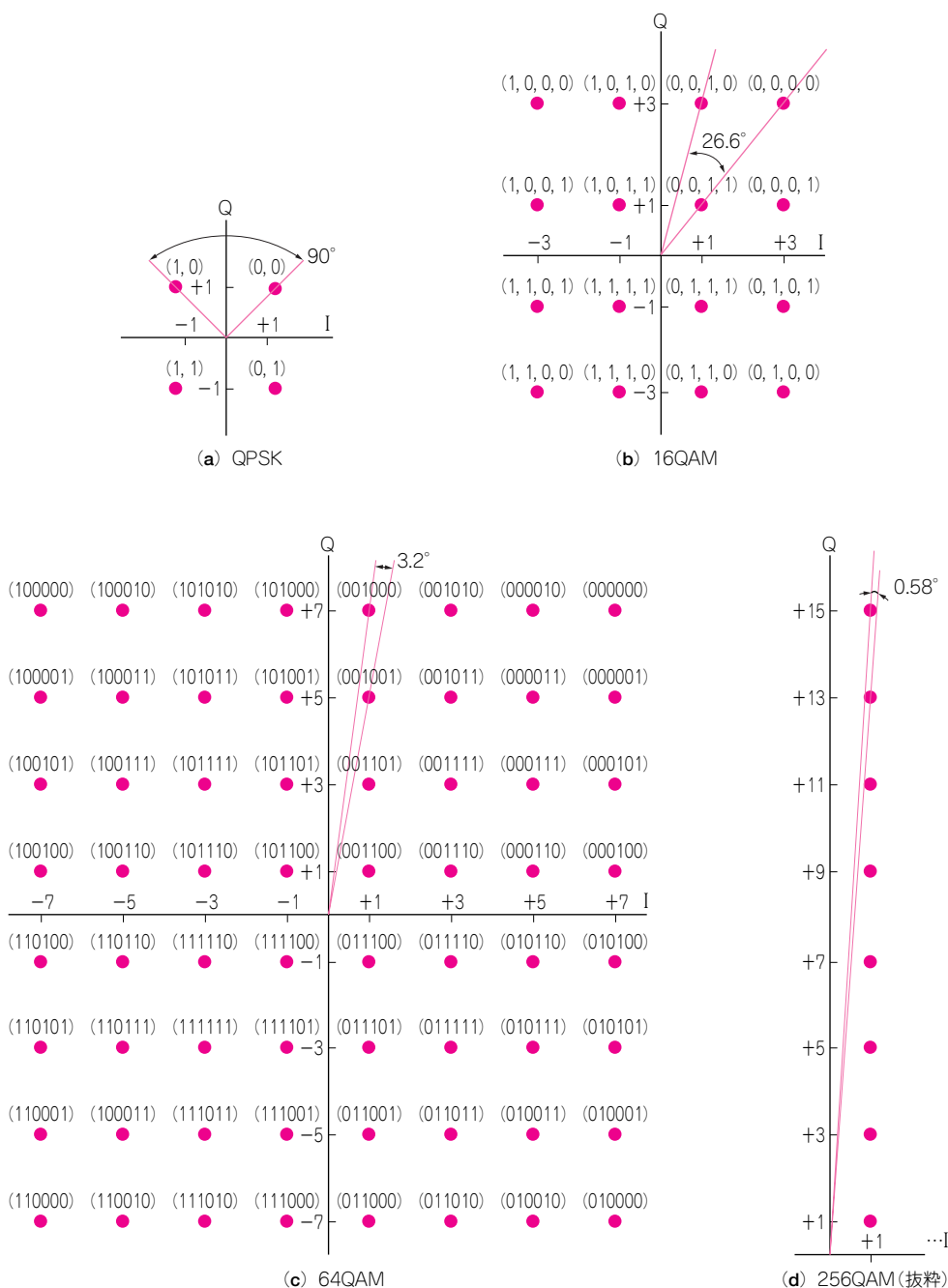
PLL-ICは位相・周波数検出器(PFD), Rカウンタ
Integer-N
およびインテジャNカウンタなどから構成されてお
り, ワンチップICとして入手可能です.

ループ・フィルタはローパス特性をもち、PLLとVCO間に挿入して、制御するループ・バンド幅を決めています。

VCOは、使用する周波数範囲を十分にカバーする電圧制御発振器であり、位相ノイズの低いものが望まれます。



〈図2〉 基本的なPLL周波数シンセサイザ(単一ループ)の構成



〈図1〉 位相変調における1ビットの位相シフト量

基準発振器は、PLL シンセサイザの性能である、位相雑音レベルや周波数安定度を左右する重要な信号源なので、水晶発振器(OCXO または TCXO)、ルビジウム発振器等が使用されます。

表1 に代表的な基準発振器、VCO および DRO の性能を示します。

2.2 基本的な周波数シンセサイザの動作

理解を容易にするため、出力周波数 f_0 を周波数ステップ Δf で可変できるシンセサイザを仮定しましょう。

位相周波数検出器(PFD)において、基準周波数 f_r と出力周波数 f_0 の周波数を比較し、その位相差を検出するためには、両者を同一周波数に設定し、さらにステ